

SEMICONDUCTOR LASER

Patent Number: JP3153090
Publication date: 1991-07-01
Inventor(s): HAMADA HIROYOSHI
Applicant(s): SANYO ELECTRIC CO LTD
Requested Patent: ☐ ~~JP3153090~~
Application Number: JP19890292803 19891110
Priority Number(s):
IPC Classification: H01S3/18
EC Classification:
Equivalents:

Abstract

PURPOSE: To realize high output and to obtain a semiconductor laser, which has window structure suitable for AlGaInP semiconductor laser, by stacking AlGaInP, GaInP, and GaAs in order in a current injection area, and stacking AlGaInP, and GaAs in order in a current noninjection area.

CONSTITUTION: In an A area, the p-GaAs/p-GaInP junction between a contact layer 8 and a cap layer 6 and the p-GaInP/P-AlGaInP junction between the cap layer 6 and a p-clad layer 5 are made, and in a B area, p-GaAs/p-GaAs/p-GaInP junction between the contact layer 8 and the p-clad layer 5 is made. When application voltage is 2.5V, a current flows 150mA or more in the element A, while in the element B a current hardly flows. That is, a current hardly flows to the B area, and the B area becomes a current noninjection area by the heterobarriers of B junction.

Data supplied from the esp@cenet database - I2

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平3-153090

⑮ Int.Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)7月1日

H 01 S 3/18

6940-5F

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 半導体レーザ

⑯ 特 願 平1-292803

⑰ 出 願 平1(1989)11月10日

⑱ 発 明 者 浜 田 弘 喜 大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内

⑲ 出 願 人 三洋電機株式会社 大阪府守口市京阪本通2丁目18番地

⑳ 代 理 人 弁理士 西野 卓嗣 外2名

明 細 書

1. 発明の名称 半 導 体 レ ー ザ

2. 特許請求の範囲

(1) 共振器内部に電流注入領域を有し、共振器端面近傍に電流非注入領域を有するAlGaInP系の半導体レーザにおいて、上記電流注入領域ではAlGaInP、GaInP、GaAsが順次積層され、上記電流非注入領域ではAlGaInP、GaAsが順次積層されていることを特徴とする半導体レーザ。

3. 発明の詳細な説明

(イ) 産業上の利用分野

本発明は高出力動作可能なAlGaInP系の半導体レーザに関する。

(ロ) 従来の技術

従来、短波長の半導体レーザとしてAlGaInP系の半導体レーザが知られており、例えば信孚技報、OQE87-46、115頁(1987)に記載されている。斯かるAlGaInP系半導体レーザの構造を第5図に示す。

図において(11)はn型のGaAsからなる基板、

(12)はGaAsからなるバッファ層、(13)はn型InAlPからなるn型クラッド層、(14)はアンドープInGaPからなる活性層で、これらの各層は基板(1)の一面上に周知の有機金属化学気相成長法(MOCVD法)あるいは分子線エビタキシャル成長法(MBE法)でエビタキシャル形成される。

(15)は活性層(14)上に形成されたp型InAlPからなるp型クラッド層で、紙面垂直方向に延在するストライプ^状のリッジ(15a)を有する、(16)はp型クラッド層(15)のリッジ(15a)頂部に形成されたp型GaAsからなるキャップ層、(17)はリッジ(15a)頂部を除くp型クラッド層(15)上に形成されたn型GaAsからなるブロック層、(18)はキャップ層(16)及びブロック層(17)上に形成されたp型GaAsからなるコンタクト層である。また、(19)及び(20)は夫々基板(11)の他主面上及びキャップ層(18)上に設けられたn型電極、及びp型電極である。

斯かるAlGaInP系の半導体レーザにおける高出力化は活性層(14)の層厚を薄くすることによって

行われる。例えば活性層(14)の層厚を $0.04\mu\text{m}$ とした場合では、光出力 20mW まで連続動作可能である。

(ハ) 発明が解決しようとする課題

しかし乍ら、斯かるAlGaInP系の半導体レーザにおいては活性層の層厚を $0.04\mu\text{m}$ より薄くすると、半導体レーザの発振しきい値電流が急激に増加し、素子特性が劣化する。

そこで、活性層の層厚を薄くする方法以外で半導体レーザを高出力化する構造として、レーザの共振器端面近傍に電流の流れない電流非注入領域を設ける所謂窓構造とし、端面に電流を流さないことによって端面破壊を抑制するものが提案されている。しかし、AlGaInP系の半導体レーザにおいて適用される、窓構造の具体的な構成は未だ提案されていない。

したがって本発明は高出力化が図れ、AlGaInP系の半導体レーザに好適な新規の窓構造を有する半導体レーザを提供するものである。

(ニ) 課題を解決するための手段

て、基板(1)の一主面上に順次エピタキシャル形成される。

(5)は活性層(4)上にエピタキシャル形成されたp型AlGaInPからなるp型クラッド層で、周知のフォトリソ技術を用い、共振器長を $500\mu\text{m}$ としたレーザ共振器方向に沿ってリッジ(5a)がエッチング形成されている。また、p型クラッド層(5)においてリッジ(5a)が形成された最も厚い部分の層厚は $1.2\mu\text{m}$ 、エッチングされた薄い部分の層厚は $0.2\mu\text{m}$ で、リッジ(5a)頂部の幅Wは $5\mu\text{m}$ である。

(6)はp型クラッド層(5)のリッジ(5a)頂部上に形成された層厚 $0.2\mu\text{m}$ のp型GaInPからなるキャップ層で、共振器端面から $30\mu\text{m}$ の範囲(図中B領域)で除去され、共振器内部の領域(A領域)のみ存在する。斯るキャップ層(6)は、p型クラッド層(5)と連続してエピタキシャル形成し、p型クラッド層(5)のリッジ(5a)形成時にリッジ(5a)頂部上以外をp型クラッド層(5)と共にエッチング除去し、しかる後、キャップ層(6)

本発明は、共振器内部に電流注入領域を有し、共振器端面近傍に電流非注入領域を有するAlGaInP系の半導体レーザであって、上記電流注入領域ではAlGaInP、GaInP、GaAsが順次積層され、上記電流非注入領域ではAlGaInP、GaAsが順次積層されていることを特徴とする。

(ホ) 作 用

本発明によれば、共振器端面近傍にGaAsとAlGaInPとの接合によって形成されるヘテロバリアを利用して電流非注入領域が設けられる。

(ヘ) 実 施 例

第1図に本発明半導体レーザの一実施例を示す。図において、(1)はチップ角 $300\mu\text{m}\times 500\mu\text{m}$ のn型GaAsからなる基板、(2)は基板(1)の一主面上に形成された層厚 $0.3\mu\text{m}$ のn型GaInPからなるバッファ層、(3)はバッファ層(2)上に形成された層厚 $1\mu\text{m}$ のn型AlGaInPからなるn型クラッド層、(4)はn型クラッド層(3)上に形成された層厚 $0.06\mu\text{m}$ のアンダーGaInPからなる活性層で、これらの層は周知のMOVPE法を用い

の共振器端面近傍のB領域のみをエッチング除去して形成される。

(7)はリッジ(5a)頂部以外のp型クラッド層(5)上に形成された層厚 $0.7\mu\text{m}$ のn型GaAsからなるブロック層、(8)はブロック層(7)、キャップ層(6)、及びB領域において露出したp型クラッド層(5)上に形成されたp型GaAsからなるコンタクト層である。

(9)は基板(1)の他主面上にCr膜、Se膜、Au膜をこの順に被着したn型電極、(10)はコンタクト層(8)上にCr膜、Au膜を順次被着したp型電極である。

而して本実施例ではA領域においてコンタクト層(8)とキャップ層(6)とのp-GaAs/p-GaInP接合及びキャップ層(6)とp型クラッド層(5)とのP-GaInP/P-AlGaInP接合が形成され(以下この2つの接合をまとめてA接合と呼ぶ)、B領域においてコンタクト層(8)とp型クラッド層(5)とのp-GaAs/p-GaInP接合(以下B接合と呼ぶ)が形成される。

ここで、A接合とB接合の違いによるV-I特性の違いを調べた。その結果を第2図に示す。但し、図中Aで示す曲線は第1図の構造においてB領域を形成せずA領域のみとした素子、即ちA接合の接合面積を $5\mu\text{m} \times 500\mu\text{m}$ とした素子Aの特性である。また、Bで示す曲線は、第1図の構造において、p型クラッド層(5)の成長後、リッジ形成及びキャップ層(6)、ブロック層(7)の成長を行わず、p型クラッド層(5)全面に直接コンタクト層(8)を形成した素子、即ちB接合の接合面積を $300\mu\text{m} \times 500\mu\text{m}$ とした素子Bの特性である。ここでB接合の接合面積を $300\mu\text{m} \times 500\mu\text{m}$ としたのは、第1図に示す構造においてB接合の抵抗を考えられる最少値以下とするためである。また、キャップ層(6)の組成は $\text{Ga}_{0.5}\text{In}_{0.5}\text{P}$ 、コンタクト層(8)の組成は $(\text{Al}_{0.5}\text{Ga}_{0.5})_{0.5}\text{In}_{0.5}\text{P}$ とした。

図から明らかな如く、印加電圧が2.5Vの時、素子Aでは電流は150mA以上流れるのに対し、素子Bでは電流はほとんど流れない(測定値

がわかる。

以上、本実施例ではB領域の長さを $30\mu\text{m}$ としたが、 $20 \sim 70\mu\text{m}$ の範囲であれば十分な高出力化が図れる。また共振器長も $500\mu\text{m}$ に限ることなく、 $400 \sim 600\mu\text{m}$ であれば良い。

さらに、本実施例におけるB接合は、p型クラッド層(8)のGaに対するAl組成比が0.4以上であれば電流を略遮断することができる。

(ト) 発明の効果

本発明によれば、電流注入領域がAlGaInPとGaInPとの接合及びGaInPとGaAsとの接合からなる2重の接合で形成され、電流非注入領域がAlGaInPとGaAsとの接合で形成されるので高出力化及び長寿命化が図れる。また、本発明におけるAlGaInPとGaAsとの接合は、クラッド層をAlGaInP、キャップ層をGaInP、コンタクト層をGaAsとした時、キャップ層の一部をエッチング除去することによって、容易に形成できるので、電流非注入領域を形成するための、例えばブロック層等の新たな層を追加する必要はない。従って本発明によれ

で1mA以下であった)。従って以上の結果から、素子Aと素子Bを並列接続した場合に素子Bにはほとんど電流が流れないことがわかる。即ち、第1図に示す構造においても、B領域には電流がほとんど流れず、B接合のヘテロバリアによってB領域は電流非注入領域となる。

次に第1図に示す実施例装置の電流-光出力特性及び寿命試験の結果を第3図及び第4図に示す。この時、装置の共振器端面には出射面側に膜厚が約1300Åの Al_2O_3 膜が、後面側に膜厚が約1040Åの Al_2O_3 膜と膜厚が約490ÅのSi膜からなる2層膜が夫々形成され(第1図には図示していない)、その反射率は各々8%、70%である。また、寿命試験は40℃の温度下で30mWの定出力動作において行い、比較のため第5図に示す従来装置の測定結果も第4図に破線で併記した。

第4図より本実施例装置は出力40mWまで直線的な出力特性を有し、また従来装置に対して30mW出力における大幅な超寿命化が図れていること

が、製造時の工程を煩雑にすることなく、容易に窓構造を有するAlGaInP計の半導体レーザを製造することができる。

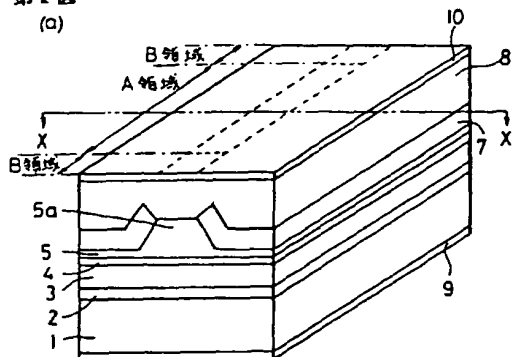
4. 図面の簡単な説明

第1図は本発明装置の一実施例を示し、同図(a)は斜視図、同図(b)はそのX-X断面図、第2図はA接合を有する素子Aと、B接合を有する素子Bとにおける夫々のV-I特性図、第3図は本実施例装置の電流-光出力特性図、第4図は本実施例装置及び従来装置の寿命試験特性図、第5図は従来装置を示す断面図である。

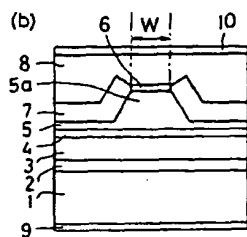
出願人 三洋電機株式会社

代理人 井理士 西野卓嗣 (外2名)

第1図
(a)

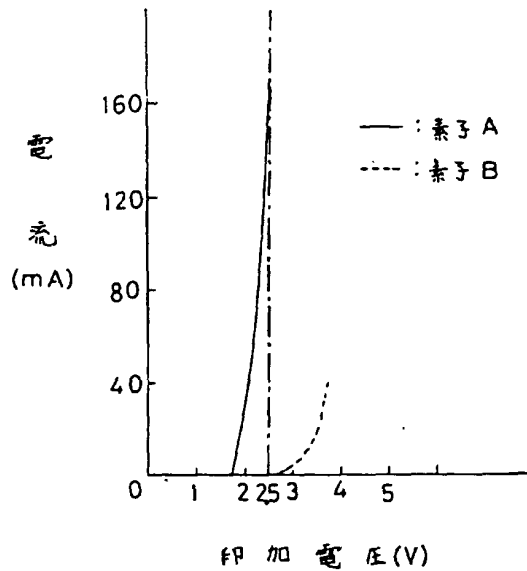


(b)

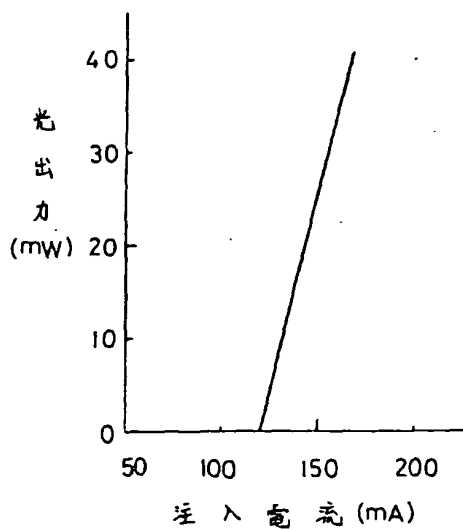


- 1: n型GaAs基板
- 2: n型GaInPバッファ層
- 3: n型AlGaInPクラッド層
- 4: GaInP活性層
- 5: p型AlGaInPクラッド層
- 6: p型GaInPキャップ層
- 7: n型GaAsブロック層
- 8: p型GaAsコンタクト層

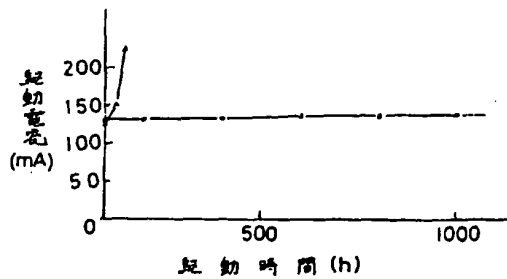
第2図



第3図



第4図



第5図

